

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

J1002 U.S. PRO
09/881005
06/14/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application:

2000年 6月 21日

#2 Priority
Paper
9-83-1
estoko

出願番号
Application Number:

特願2000-191090

願人
Applicant (s):

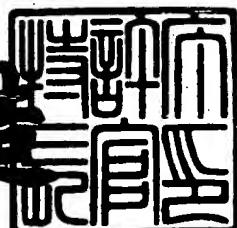
新光電気工業株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 3月 30日

特許庁長官
Commissioner,
Patent Office

及川耕三



【書類名】 特許願

【整理番号】 1003236

【提出日】 平成12年 6月21日

【あて先】 特許庁長官 近藤 隆彦 殿

【国際特許分類】 H01L 27/00

【発明の名称】 多層半導体装置及びその製造方法

【請求項の数】 12

【発明者】

【住所又は居所】 長野県長野市大字栗田字舍利田 711番地 新光電気工業株式会社内

【氏名】 堀内 道夫

【発明者】

【住所又は居所】 長野県長野市大字栗田字舍利田 711番地 新光電気工業株式会社内

【氏名】 栗原 孝

【発明者】

【住所又は居所】 長野県長野市大字栗田字舍利田 711番地 新光電気工業株式会社内

【氏名】 水野 茂

【特許出願人】

【識別番号】 000190688

【氏名又は名称】 新光電気工業株式会社

【代理人】

【識別番号】 100077517

【弁理士】

【氏名又は名称】 石田 敬

【電話番号】 03-5470-1900

【選任した代理人】

【識別番号】 100092624

【弁理士】

【氏名又は名称】 鶴田 準一

【選任した代理人】

【識別番号】 100082898

【弁理士】

【氏名又は名称】 西山 雅也

【選任した代理人】

【識別番号】 100081330

【弁理士】

【氏名又は名称】 樋口 外治

【手数料の表示】

【予納台帳番号】 036135

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9709241

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 多層半導体装置及びその製造方法

【特許請求の範囲】

【請求項1】 半導体チップを内蔵するフィルム状の半導体パッケージを、配線層のパッケージ収容孔に配置して回路基板を構成し、該回路基板を複数層積層すると共に、各回路基板の配線を相互に電気的に接続したことを特徴とする多層半導体装置。

【請求項2】 各回路基板間は、電気的接続部を除き、絶縁性接着剤により相互に接着されていることを特徴とする請求項1に記載の多層半導体装置。

【請求項3】 各回路基板間の配線の電気的な接続は、当該パッケージ又は回路基板に形成した貫通孔に充填した低融点金属により行われていることを特徴とする請求項1又は2に記載の多層半導体装置。

【請求項4】 各回路基板間の配線の電気的な接続は、前記半導体パッケージ又は回路基板に形成した孔への前記配線の延長部を、該孔内において、当該回路基板の下側に位置する回路基板の配線の電極パッド部に接続していることを特徴とする請求項1又は2に記載の多層半導体装置。

【請求項5】 前記半導体パッケージと、該半導体パッケージを収容している配線層との電気的な接続は、前記半導体パッケージ上に形成された配線のパッケージ外への延長部を、当該配線層の電極パッド部に接続していることを特徴とする請求項1～4のいずれか1項に記載の多層半導体装置。

【請求項6】 半導体チップを内蔵するフィルム状の半導体パッケージと、該半導体パッケージを収容する孔を有する配線層とを、それぞれ試験する工程と、前記配線層の前記孔内に前記半導体パッケージを配置して回路基板を形成する工程と、複数の該回路基板を積層すると共に、各回路基板間の配線を相互に電気的に接続する工程と、を含むことを特徴とする、請求項1～5のいずれか1項に記載の多層半導体装置の製造方法。

【請求項7】 絶縁性の基体と、該基体に内蔵された半導体チップと、前記基体の表面に形成され且つ該半導体チップに接続された回路部と、から成る回路基板を複数層積層すると共に、該回路基板の回路部から延長されたリードを、該

回路基板の絶縁性基体に設けた貫通孔内において、当該回路基板の下側に位置する回路基板の回路部に接合して層間が接続されていることを特徴とする多層半導体装置。

【請求項8】 複数の回路基板の中の少なくとも1つは、複数の半導体チップを内蔵していることを特徴とする請求項7に記載の多層半導体装置。

【請求項9】 各回路基板間は、絶縁性接着剤により相互に接着されていることを特徴とする請求項7又は8に記載の多層半導体装置。

【請求項10】 複数の回路基板の中の少なくとも1つは、半導体チップが絶縁性基体に形成した貫通孔内に収納され、該回路基板の回路部と該半導体チップとの間でビームリードによって電気的に接続されていることを特徴とする請求項7～9のいずれか1項に記載の多層半導体装置。

【請求項11】 複数の回路基板の中の少なくとも1つは、半導体チップが絶縁性基体に形成した貫通孔内に収納され、該回路基板の回路部と該半導体チップとの間でフリップチップによって電気的に接続されていることを特徴とする請求項7～9のいずれか1項に記載の多層半導体装置。

【請求項12】 各回路基板を予め試験する工程と、複数の回路基板を積層する工程と、を含むことを特徴とする、請求項7～11のいずれか1項に記載の多層半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、多層半導体装置及びその製造方法に関する。

【0002】

【従来の技術】

従来、LSIチップ等の半導体素子が搭載されるパッケージとして、いろいろなタイプのものが知られているが、現在の主流となっているものは、経済性と量産性の面から、樹脂封止の非気密封止パッケージである。このような非気密封止パッケージの典型例は、プラスチック・パッケージ及びTCPである。特にTCPは、最近の半導体装置の要件、例えば、パッケージの多ピン化、リードピッチ

の縮小化、装置の薄型化及び小型化などを満足させることができるために、広く利用される傾向にある。

【0003】

さらに説明すると、TCPは、TABの実装方式を取り込んだテープ・キャリヤタイプのパッケージである。半導体チップとパッケージのリードを接続するために、従来の半導体装置では、金、アルミニウム等の微細なワイヤを接続手段として使用するワイヤ・ボンディング法を広く採用しているが、このTCPでは、ワイヤの代わりに、樹脂フィルム（テープ）上に形成した銅のリードを使用している。銅リードは、樹脂フィルム上にシート状接着剤を貼り付けた後、金型でパンチングして所定のパターンでフィルムに開口部を開け、さらにそのフィルムの上に銅箔を貼り付け、エッティングプロセスを用いて不要な銅箔を除去することによって、形成することができる。次いで、半導体チップをテープの開口部に位置決めした後、チップ上の電極に形成されたバンプ（例えば、金）とテープ上の銅リードとを適当な治具でボンディングすることによって、目的とする半導体装置を作製することができる。

【0004】

さらに、高密度モジュールを低成本で製造でき、かつ素子間の絶対距離を短くすることで素子の特性を向上させることのできる半導体パッケージ及び半導体装置を提供することも望まれている。

図7は、半導体チップとTCPのリードを接続した後の半導体装置を示す斜視図であり、個々のTCPをテープから切断する前の状態が示されている。TCP30は、樹脂フィルム（例えばポリイミド樹脂フィルム）31を基材として使用し、その上に銅箔のエッティングにより形成したリード32を有している。また、樹脂フィルム31の両側には、装置の組み立てを連続的に行う際のフィルム送りのため、スプロケットホール33が開けられている。さらに、樹脂フィルム31の中央部には、図示されるように半導体チップ34を収容するための開口部（一般に、「デバイスホール」と呼ばれる）35も開けられている。

【0005】

半導体チップとパッケージのリードの接続は、図7の半導体装置の中心部を拡

大して示す図8の断面図から容易に理解することができるであろう。半導体チップ34は、樹脂フィルム31のデバイスホール35に位置決めして配置された後、その電極上のバンプ（通常、金メッキからなる突起）36にリード32の先端が接合される。このリードの接合は、通常、専用のボンディングツールを使用して一括ボンディングで行われる。なお、銅からなるリード32の先端には、バンプ36との接合を助けるため、ボンディング工程に先がけて予め金メッキや錫めつきなどが施される。最後に、図7では説明の簡略化のために省略されているが、半導体チップ34やリード36を周囲環境の湿度、汚染などから保護するため、両者を包み込むようにして絶縁性の樹脂37で封止する。封止用の絶縁性樹脂としては、例えば、エポキシ樹脂が使用される。

【0006】

ところで、最近の傾向として半導体装置の小型化、薄型化を図ることの要望があり、半導体チップ自体も薄くすることが望まれている。すなわち、従来の半導体チップの厚さは400～500μm前後であるが、これを40～50μm程度の厚さまで下げることが望ましい。また、半導体装置はそれをできる限り薄型にするのが好ましいにもかかわらず、薄くしたりその厚さを制御したりすること自体が難しく、樹脂封止の際の封止の形状の制御にも困難を伴う。

【0007】

また、このような半導体装置やそれに使用される半導体パッケージでは、半導体素子と半導体パッケージの接続が容易にかつ低成本で可能であることが望まれている。

さらに、高密度モジュールを低成本で製造でき、かつ素子間の絶対距離を短くすることで素子の特性を向上させることのできる半導体パッケージ及び半導体装置を提供することも望まれている。

【0008】

【発明が解決しようとする課題】

本発明の目的は、多数のチップを内蔵するマルチチップモジュール（MCM）等の半導体装置の小型化、薄型化に寄与するところが大であり、かつ歩留りを向上することの可能な多層半導体装置を提供することにある。

本発明のさらにもう1つの目的は、薄型で、かつ複数の半導体素子を搭載した高性能で信頼性の高い多層半導体装置の製造方法を提供することにある。

【0009】

本発明の上記した目的及びその他の目的は、以下の詳細な説明から容易に理解することができるであろう。

【0010】

【課題を解決するための手段】

本発明の多層半導体装置は、半導体チップを内蔵するフィルム状の半導体パッケージを、配線層のパッケージ収容孔に配置して回路基板を構成し、該回路基板を複数層積層すると共に、各回路基板の配線を相互に電気的に接続したことを特徴とする。

【0011】

各回路基板間は、電気的接続部を除き、絶縁性接着剤により相互に接着されていることを特徴とする。

各回路基板間の配線の電気的な接続は、当該パッケージ又は回路基板に形成した貫通孔に充填した低融点金属により行われていることを特徴とする。或いは、各回路基板間の配線の電気的な接続は、前記半導体パッケージ又は回路基板に形成した孔への前記配線の延長部を、該孔内において、当該回路基板の下側に位置する回路基板の配線の電極パッド部に（ビームリード）接続していることを特徴とする。

【0012】

また、前記半導体パッケージと、該半導体パッケージを収容している配線層との電気的接続は、前記半導体パッケージ上に形成された配線のパッケージ外への延長部を、当該配線層の電極パッドに（ビームリード）接続していることを特徴とする。

本発明の多層半導体装置の製造方法は、半導体チップを内蔵するフィルム状の半導体パッケージと、該半導体パッケージを収容する孔を有する配線層とを、それぞれ試験する工程と、配線層の前記孔内に前記半導体パッケージを配置して単層の回路基板を形成する工程と、複数の該回路基板を積層すると共に、各回路基

板間の配線を相互に電気的に接続する工程と、を具備することを特徴とする。

【0013】

また、本発明の他の側面による多層半導体装置は、絶縁性の基体と、該基体に内蔵された半導体チップと、前記基体の表面に形成され且つ該半導体チップに接続された回路部と、から成る回路基板を複数層積層すると共に、該回路基板の回路部から延長されたリードを、該回路基板の絶縁性基体に設けた貫通孔内において、当該回路基板の下側に位置する回路基板の回路部に接合して層間が接続されていることを特徴とする。

【0014】

複数の回路基板の中の少なくとも1つは、複数の半導体チップを内蔵していることを特徴とする。

各回路基板間は、絶縁性接着剤により相互に接着されていることを特徴とする。

複数の回路基板の中の少なくとも1つは、半導体チップが絶縁性基体に形成した貫通孔内に収納され、該回路基板の回路部と該半導体チップとの間でビームリードによって電気的に接続されていることを特徴とする。或いは、複数の回路基板の中の少なくとも1つは、半導体チップが絶縁性基体に形成した貫通孔内に収納され、該回路基板の回路部と該半導体チップとの間でフリップチップによって電気的に接続されていることを特徴とする。

【0015】

上記の多層半導体装置の製造方法は、各回路基板を予め試験する工程と、複数の回路基板を積層する工程と、を含むことを特徴とする。

【0016】

【発明の実施の形態】

以下、添付の図面を参照して本発明の実施形態について詳細に説明する。なお、図示の実施形態は本発明の典型例を示すものであって、本発明の範囲内において種々の変更や改良を施し得ることを理解されたい。

図1は、本発明による多層半導体装置の好ましい一実施形態の断面図であり、図2 (a) ~ (h) は図1に示した多層半導体装置を構成する各部品を個別に示

した断面図である。

【0017】

フィルム状の半導体パッケージ10は、絶縁樹脂材からなるフィルム状の基体11と、この基体の開口部11aに収容された半導体チップ12と、基体の表面に形成された回路パターン13と、パッケージの上下面を電気的に接続するために貫通孔11b内に充填された低融点金属14からなる。

図1及び図2の実施形態における半導体パッケージ10では、回路パターン13と半導体チップ12との間に電気的な接続は、回路パターン12の開口部11a内への延長部が半導体チップ12の電極パッド（図示せず）に対してビームリード・ボンディングされることにより行われる。開口部11aと半導体チップ12との間は隙間、或いはビームリード・ボンディング部の周囲は適当な封止樹脂15が充填され封止されている。

【0018】

各半導体パッケージ10は、半導体チップ11そのもののサイズ、形式等が異なるものの、基本的には構造は同じである。このように形成された各半導体パッケージ10は、図1のように、多層半導体装置として各層ごとに積層されて、製造される前に、個々の半導体パッケージ10について各種の性能試験が行われ、予め良品とされたものである。

【0019】

接続用のパッケージないし層17は、絶縁樹脂材からなるフィルム状の基体11と、基体の表面に形成された回路パターン13と、パッケージの上下面を電気的に接続するために貫通孔11b内に充填された低融点金属14からなる。また、接続用の層17では、基体11に、前述のような1つ又は複数の半導体パッケージ10を収容するための開口部11cを有する。

【0020】

接続用の層17も、半導体パッケージ10と同様、多層半導体装置として各層ごとに積層されて、製造される前に、個々の層17について各種の性能試験が行われ、予め良品とされたものである。

ベース基板18は、絶縁樹脂材からなる基体19と、その上下面に形成された

回路パターン13と、上下の回路パターン13を相互に接続するために基体19に形成されたスルーホール18aに形成された導体部20と、基体19の下面に形成されたソルダボール等の外部接続端子21、基体19の下面に形成されている回路パターン13を覆っている絶縁保護膜22からなる。

【0021】

外部接続端子21は、基体19の下面に形成されている回路パターン13に電気的に接続されており、更に、スルーホール18aに形成された導体部20を介して、基体19の上面に形成されている回路パターン13に電気的に接続されている。このベース基板18も、半導体パッケージ10や接続用の層17と同様、積層前に、個々のベース基板18として試験が行われ、予め良品とされたものを使用する。

【0022】

半導体パッケージ10や接続用の層17を形成する、フィルム状の絶縁性樹脂基体としては、例えばポリイミド樹脂からなるテープ材を好適に使用することができ、厚さは20～75μm程度である。また、ベース基板18の基体19としては、例えば、グラスポリイミド樹脂、グラスエポキシ樹脂等を好適に使用することができる。また、通常、50～120μm程度である。

【0023】

また、半導体パッケージ10、接続用の層17、ベース基板18に形成される回路パターン13は、基体上に例えば厚さ10～30μm程度の銅箔を形成し、エッチング等の周知の手段にてパターニングすることにより形成することができる。

半導体パッケージ10の基体11の上面に形成されている回路パターン13であって、特に開口部11a内への延長部分は、半導体チップ12との間でビームリード・ボンディングにより電気的に接続される部分であるので、半導体チップ12と間の接合を保証するため、例えば、金や錫等でめっきを行うが好適である。

【0024】

半導体パッケージ10又は接続用の層17の基体11に形成されている貫通孔

11bに充填される低融点金属14としては、半田等の合金が好適である。貫通孔11bの一方の側（上面）は回路パターン13により閉塞されており、低融点金属14が貫通孔11bに充填されることにより、低融点金属14と回路パターン13とは電気的に導通した状態となる。

【0025】

上述したような半導体パッケージ10、接続用の層17、及びベース基板18をそれぞれ個別に試験を行った後、必要な個数の部品により、各層を回路基板として形成し、次いで積層して、図1に示すような、多層半導体装置を形成する。

即ち、例えば図2（a）に示すような半導体パッケージ10を、図2（a）に示すような接続用の層の開口部11cに配置して、図1に示す多層半導体装置の第1層目（最上層）の回路基板を形成し、図2（c）に示すような複数の半導体パッケージ10を、図2（d）に示すような接続用の層の開口部11cに配置して、図1に示す多層半導体装置の第2層目の回路基板を形成し、図2（f）に示すような複数の半導体パッケージ10を、図2（g）に示すような接続用の層の複数の開口部11cにそれぞれ配置して、図1に示す多層半導体装置の第4層目の回路基板を形成する。

【0026】

半導体パッケージ10を接続用の層の開口部11cに配置する際、必要に応じて、開口部11cと半導体パッケージ10との間を樹脂にて封止する。そして、図2（h）に示すベース基板18上に、第4層目、その上に複数の半導体パッケージ10（第3層目）、その上に第2層目、第1層目を積層する。

積層する際、各層の基体11の貫通孔11bに充填されている低融点金属14が隣接する下側の層、或いはベース基板の回路パターン13に接合されることにより、互いに隣接する層と層との間の電気的な接続が行われる。また、これらの層を積層する際、層間の電気的接続が行われる個所以外の部分においては、必要に応じて、例えば熱可塑性の絶縁接着剤を使用することが好ましい。

【0027】

図1及び図2に示す多層半導体装置或いは半導体パッケージ10の実施形態においては、半導体チップ12と回路パターン13との間の電気的に接続は、前述

のように、リードビーム・ボンディングにより行われているが、図1に示す多層半導体装置のすべての又は一部の半導体パッケージ10について、図3に示すように、半導体チップ12と回路パターン13との間の電気的に接続をフリップチップにより行うこともできる。

【0028】

図4は、図1に示す多層半導体装置の一部（最上層と第2層目の一部）を示した断面図であり、各層を積層した際の層間接続が、基体11の貫通孔11bに充填されている低融点金属14を介して行われる状態を示したものである。即ち、最上層の一部の低融点金属（ソルダバンプ）14は、第2層目の回路パターン13に直接接合されており、両者間は電気的に導通状態となっている。なお、図4における、符号23は接着剤を示す。

【0029】

図5は、図4に対応する断面図で、図4における層間接続のための低融点金属（ソルダバンプ）に代えて、リードビーム・ボンディングにより、同一層間或いは異なる層間の電気的接続を行っている状態を示している。

即ち、図5に示す上から第2層目及び第3層目の半導体パッケージ10は、基体11の上面に形成した回路パターン13を半導体パッケージ10の上面の周囲を越えて外側へ延長させ、これらの延長部13aを、同一の層で隣接する、半導体パッケージ10又は接続用の層17の基体11の上面に形成されている回路パターン13上にリードビーム・ボンディングにより接合して、両者間を電気的に接続したものである。

【0030】

また、図5に示す上から第2層目の層における、接続用の層17には、その基体11に貫通孔11dを設け、この基体11の上面に形成した回路パターン13の一部をこの貫通孔11dの上部領域まで延長させている。そして、その延長部13bを、リードビーム・ボンディングにより、貫通孔11dを介して、第3層目にある半導体パッケージ10の基体11の上面に形成されている回路パターン13に対して押し当ててに接合し、第2層目と第3層との間の電気的な接続を達成している。なお、リードビーム・ボンディングにより層間接続した個所は、封

止樹脂15により封止しておくのが好ましい。

【0031】

上述のような同層間或いは異層間のリードビーム・ボンディングによる電気的な接続は、専用のボンディングツール（図示せず）を使用して行うことができる。なお、ボンディングを行う回路パターン13の延長部は、電気的な接合を容易に行えるようにするため、予め金や錫めっきを施しておくのが都合がよい。なお、図5に示す実施形態では、接続用の層17に形成した貫通孔11dを介してビームリード・ボンディングによる層間接続を行っているが、半導体パッケージ10の基体11に同様の貫通孔を設け、この貫通孔を介してビームリード・ボンディングによる層間接続を行ってもよい。

【0032】

図6は、本発明の多層半導体装置の他の実施形態を示す断面図である。この多層半導体装置は、各層の回路基板を複数層積層して構成したものである。各層の回路基板25は、絶縁樹脂材からなるフィルム状の基体11と、この基体の開口部11aに収容された半導体チップ12と、基体の表面に形成された回路パターン13とからなる。

【0033】

回路パターン13と半導体チップ12との間に電気的な接続は、回路パターン13の開口部11a内への延長部が半導体チップ12の電極パッド（図示せず）に対してビームリード・ボンディングすることにより行われる。図示していないが、図3のように、フリップチップにより、半導体チップ12を回路パターン13に電気的に接続するようにしても良い。

【0034】

基体11には、この基体の上下面を貫通する貫通孔11eが形成され、基体11の上面に形成した回路パターン13の一部がこの貫通孔11e内へ延長されている。そしてこの延長部13cは、リードビーム・ボンディングにより、貫通孔11eを介して、その下側にある回路基板25の基体11の上面に形成されている回路パターン13に対して押し当ててに接合し、層間の電気的な接続が達成される。

【0035】

図6に示す、多層半導体装置の最下層のベース基板18は、図1に示す多層半導体装置の最下層のベース基板18と同様の構成を有する。図6に示す多層半導体装置を製造するには、ベース基板18及び各層の回路基板25を予め試験を行い、その上で、ベース基板18上に順次各回路基板25を積層する。その際に、前述のように、回路パターン13の延長部13cを貫通孔11eを介してリードビーム・ボンディングを行うことにより、層間接続を行う。また、半導体チップ12を収容した開口部11aの内部、及びリードビーム・ボンディングを行った貫通孔11eは、必要に応じて、樹脂15により封止しておくのが好ましい。

【0036】

また、図6に示す多層半導体装置において、一部の個所は、リードビーム・ボンディングによる層間接続ではなくて、前述の同様、所定の回路基板25の貫通孔11bに低融点金属14を充填しておいて、隣接する回路基板25との間でこの低融点金属14を介して層間接続を行ってもよいことは勿論である。また、前述の実施形態と同様、各層の回路基板を積層する際、各層間に接着剤を使用することもできる。

【0037】

【発明の効果】

以上に説明したように、本発明によれば、IC等の半導体素子を内蔵した高性能で信頼性の高い薄型の多層半導体装置（マルチ・チップ・モジュール）を安価に製造することができる。即ち、半導体チップとの接続も基板間の接続も同じビームリード・ボンディングにより同時にを行うことができるので、工程が単純となる、短時間で且つ低コストで薄型の多層半導体装置を製造することができる。

【0038】

また、本発明では、多層に積層する前に、個々の半導体パッケージ、接続用の層ないし基板、又は各層ごとの回路基板を、積層前に個々に試験を行うことができるので、歩留りを向上することができる。即ち、従来のように、半導体チップを直接積層基板に多数実装する場合や、チップを作製するウェハの単位で直接3次元の積層を行う場合には、各機能単位の歩留りが直接累積されるので、総合的

な歩留りが低くならざるを得ないが、本発明では、積層前に個々のチップ、パッケージ、基板単位で試験を行えることにより、特に累積歩留りを向上することができる。

【図面の簡単な説明】

【図1】

本発明の実施形態に係る多層半導体装置の断面図である。

【図2】

図1に示した多層半導体装置を構成する各部品を個々に示す断面図である。

【図3】

フリップ・チップ接続による半導体パッケージの断面図である。

【図4】

図1に示す多層半導体装置の部分断面図である。

【図5】

本発明の他の実施形態に係る、図4に対応する部分断面図である。

【図6】

本発明の他の実施形態に係る多層半導体装置の断面図である。

【図7】

従来の半導体装置の構成を示す斜視図である。

【図8】

図7に示す半導体装置のチップの接続部を示す断面図である。

【符号の説明】

1 0 …半導体パッケージ

1 1 …絶縁樹脂基体

1 1 a、1 1 c …開口部

1 1 b、1 1 d、1 1 e …貫通孔

1 2 …半導体チップ

1 3 …回路パターン

1 3 a、1 3 b …延長部

1 4 …絶縁性枠体

1 5 …封止樹脂

1 7 …接続用の層

1 8 …ベース基板

2 1 …外部接続端子

2 2 …絶縁層

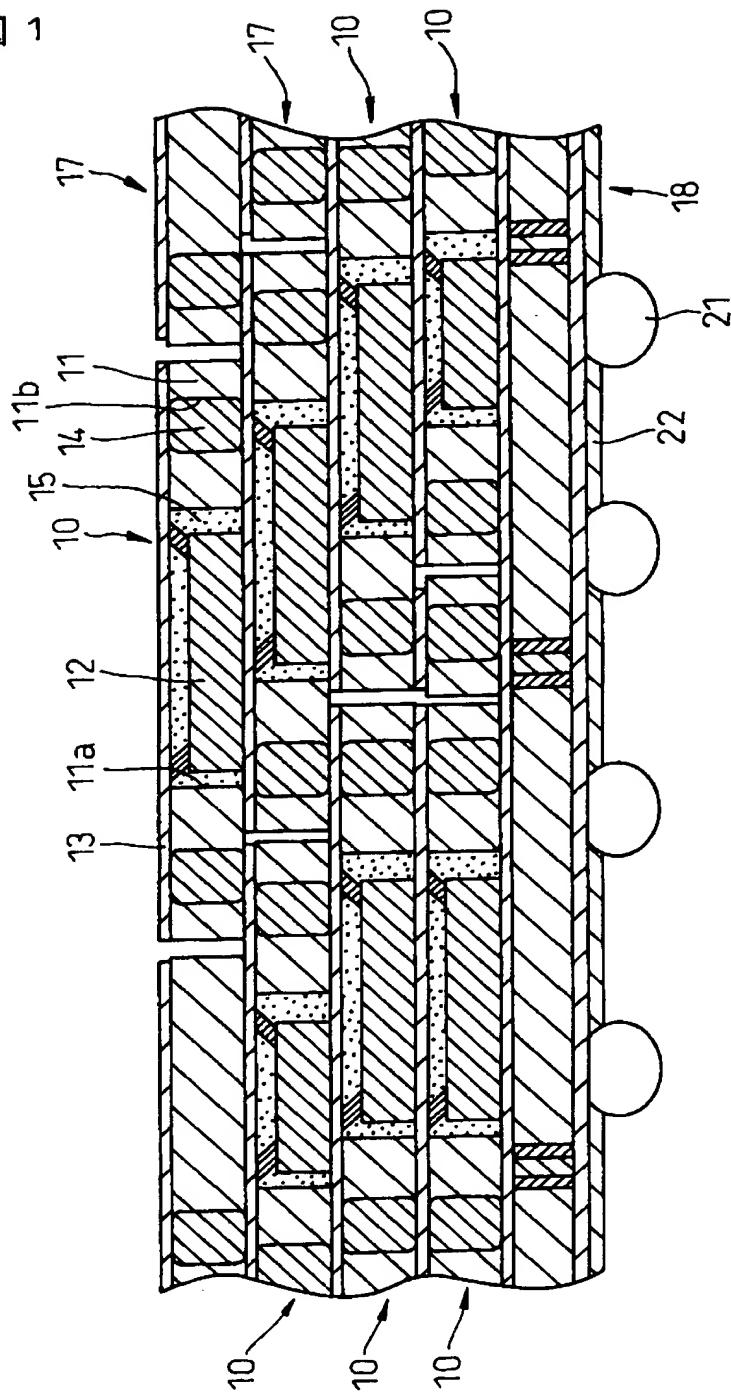
2 3 …接着剤

2 5 …回路基板

【書類名】 図面

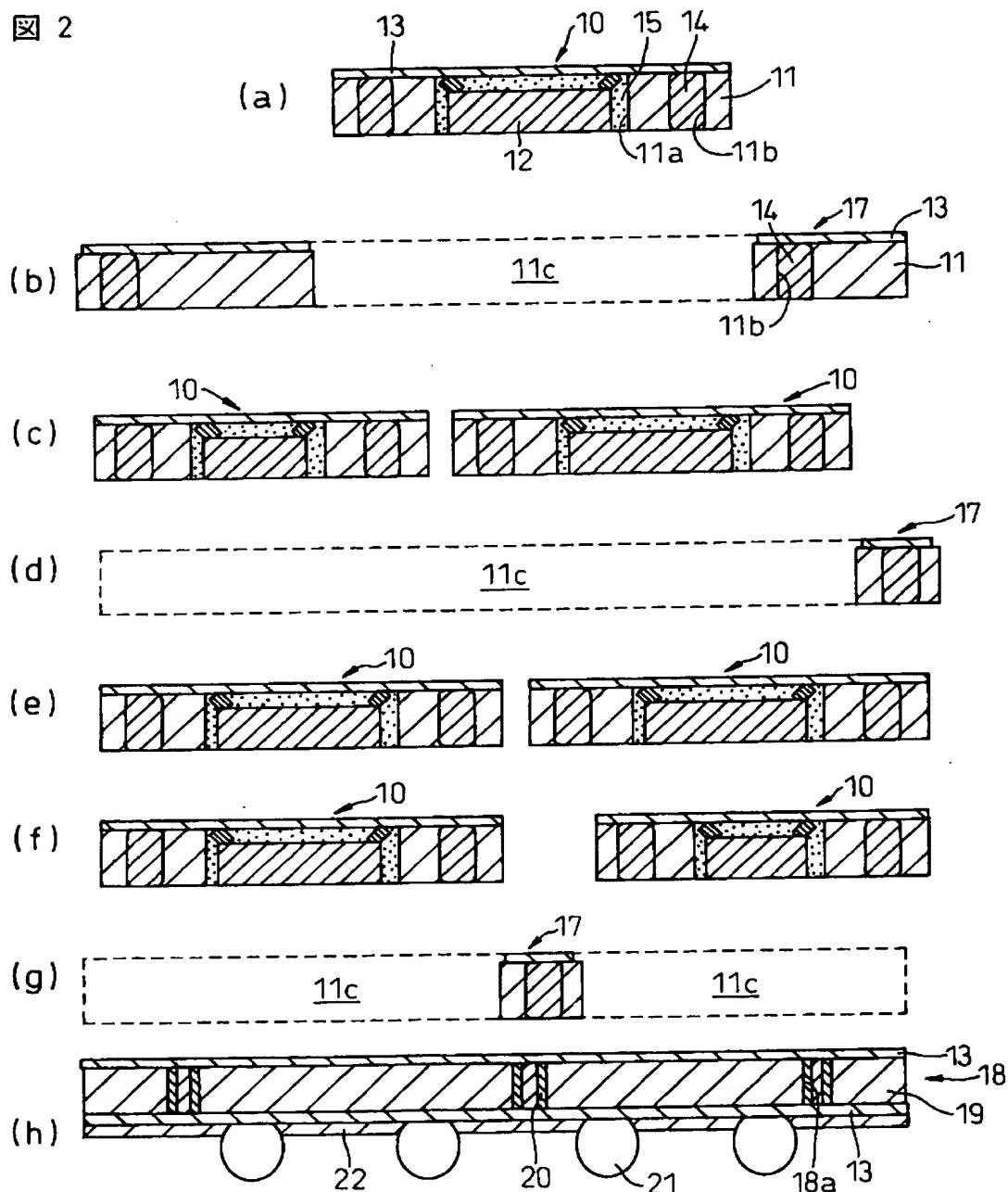
【図1】

図 1



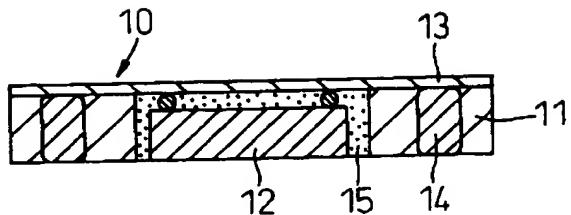
【図2】

図2



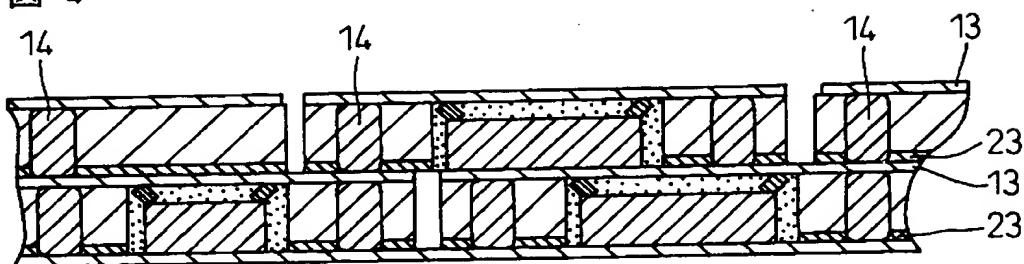
【図3】

図3



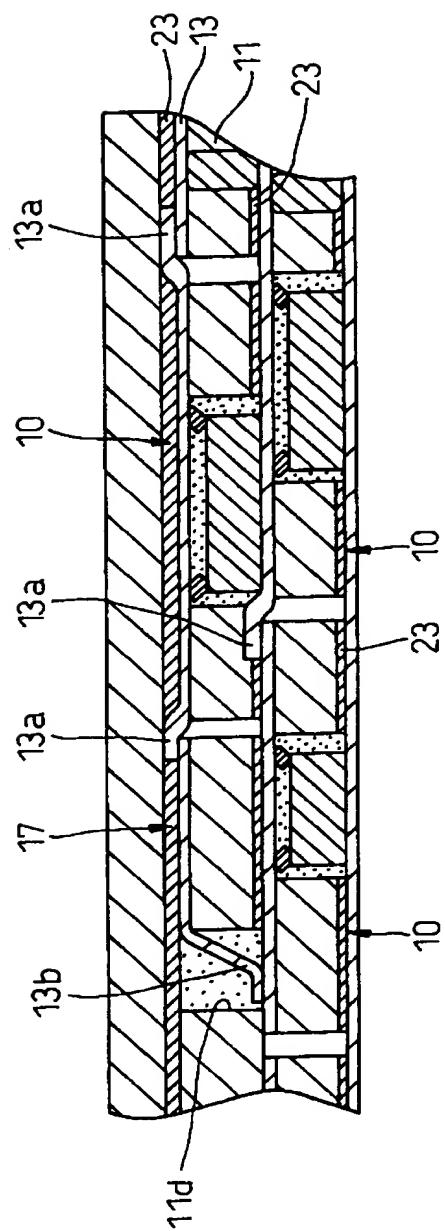
【図4】

図4



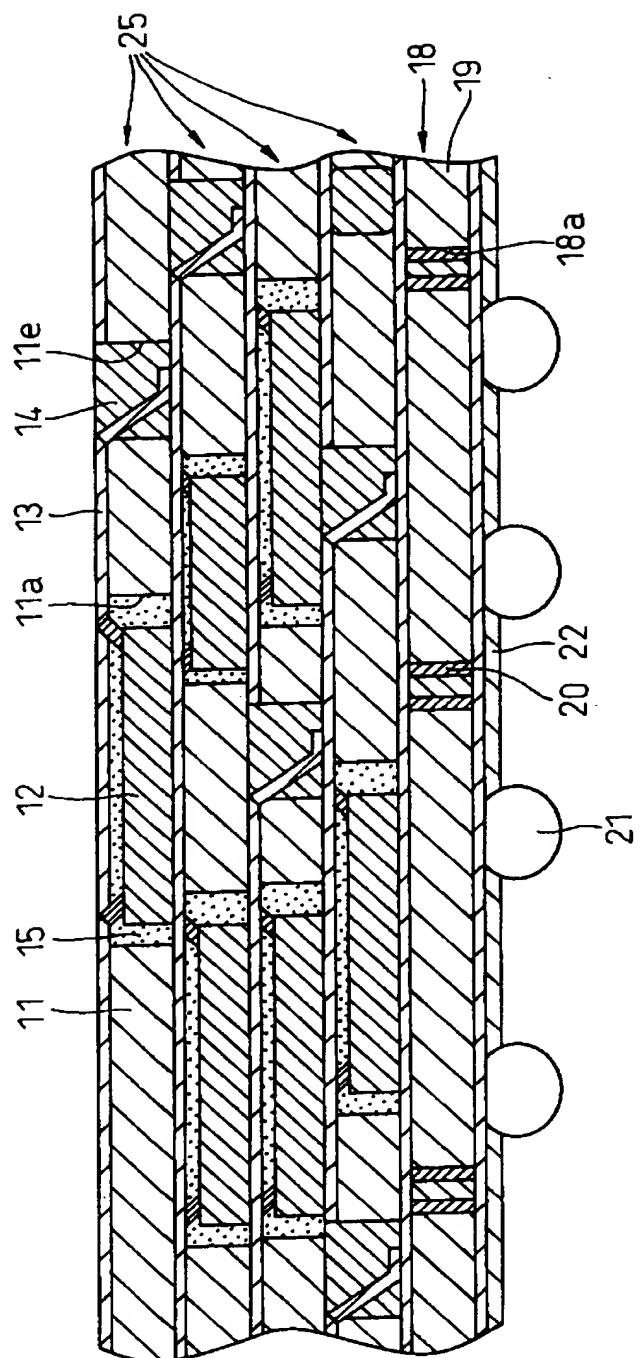
【図5】

図 5



【図6】

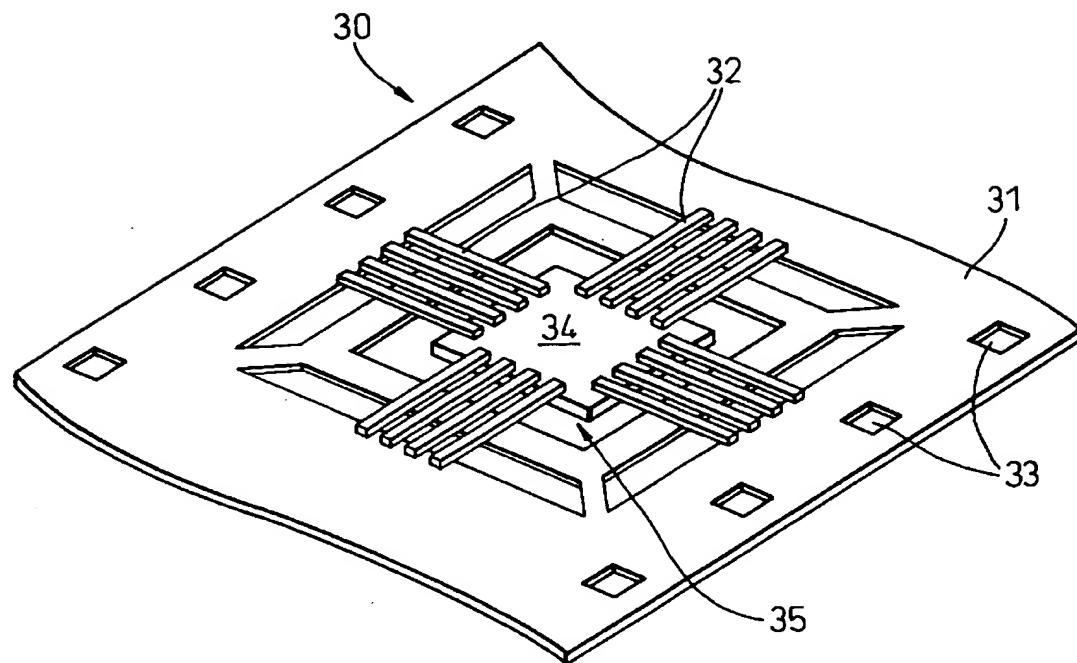
図 6



【図7】

図7

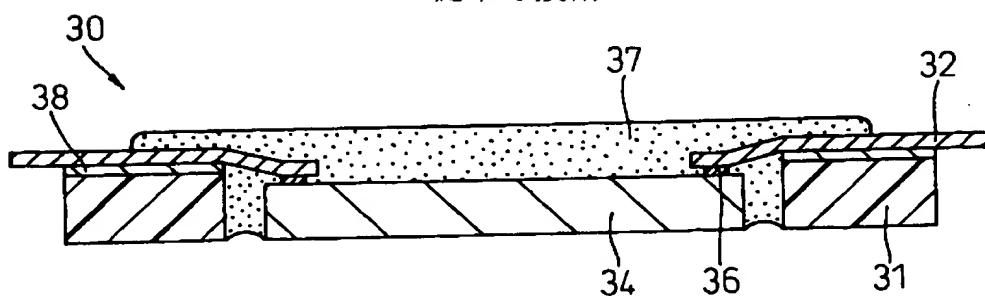
従来の技術



【図8】

図8

従来の技術



【書類名】 要約書

【要約】

【課題】 半導体パッケージの製造において、半導体装置の小型化、薄型化を達成でき、且つ歩留りを向上することができ、且つ製造コストを削減できるようにすることである。

【解決手段】 半導体チップ（12）を内蔵するフィルム状の半導体パッケージ（10）を、配線層のパッケージ収容孔（11a）に配置して回路基板を構成し、該回路基板を複数層積層すると共に、各回路基板の配線（13）を相互に、低融点金属（14）又はリードビーム・ボンディング（13b）により電気的に接続したことを特徴とする多層半導体装置が提供される。

【選択図】 図1

認定・付加情報

特許出願の番号 特願2000-191090
 受付番号 50005037203
 書類名 特許願
 担当官 第五担当上席 0094
 作成日 平成12年 6月22日

<認定情報・付加情報>

【特許出願人】

【識別番号】 000190688

【住所又は居所】 長野県長野市大字栗田字舎利田711番地

【氏名又は名称】 新光電気工業株式会社

【代理人】

【識別番号】 100077517

【住所又は居所】 東京都港区虎ノ門三丁目5番1号 虎ノ門37森
ビル 青和特許法律事務所

【氏名又は名称】 石田 敏

【選任した代理人】

【識別番号】 100092624

【住所又は居所】 東京都港区虎ノ門三丁目5番1号 虎ノ門37森
ビル 青和特許法律事務所

【氏名又は名称】 鶴田 準一

【選任した代理人】

【識別番号】 100082898

【住所又は居所】 東京都港区虎ノ門三丁目5番1号 虎ノ門37森
ビル 青和特許法律事務所

【氏名又は名称】 西山 雅也

【選任した代理人】

【識別番号】 100081330

【住所又は居所】 東京都港区虎ノ門三丁目5番1号 虎ノ門37森
ビル 青和特許法律事務所

【氏名又は名称】 橋口 外治

次頁無

出願人履歴情報

識別番号 [000190688]

1. 変更年月日 1990年 8月20日

[変更理由] 新規登録

住 所 長野県長野市大字栗田字舍利田711番地
氏 名 新光電気工業株式会社